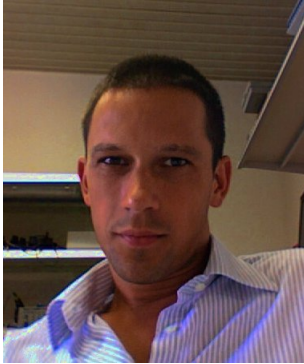


Bio - Luigi Gaioni



phone: +39 0352052006

email: luigi.gaioni@pv.infn.it

English

Luigi Gaioni received the degree in Computer Science Engineering (Summa cum Laude) from the University of Bergamo in 2005. He joined the Electronic Instrumentation group at the University of Pavia in 2006, and received the Ph. D. degree in Microelectronics in 2010. His main research interests are in the fields of the design of mixed-signal circuits for the readout of radiation detectors, of the characterization of advanced microelectronics processes (mainly CMOS technologies) from the standpoint of electronic noise and ionizing radiation tolerance and of the development of instrumentation for electronic device and circuit characterization. Presently, the research activity of Luigi Gaioni is focused on the implementation of nanoscale planar and vertically integrated (3D) CMOS technologies for the design of front-end electronics of solid state detectors and on the development of DNW MAPS in CMOS technologies in the 100-nm span.

Italiano

Luigi Gaioni ha conseguito la laurea specialistica (summa cum laude) in Ingegneria Informatica presso la Facoltà di Ingegneria dell'Università degli Studi di Bergamo nel 2005. L'anno successivo si unisce al gruppo di Strumentazione Elettronica dell'Università degli Studi di Pavia. Consegue, nel 2010, il Dottorato di Ricerca in Microelettronica. L'attività di ricerca di Luigi Gaioni riguarda principalmente il progetto di circuiti a segnali misti analogici e digitali per l'elaborazione dei segnali provenienti da rivelatori di radiazione, la caratterizzazione di processi microelettronici avanzati (in particolare CMOS) sotto il profilo della resistenza alle radiazioni ionizzanti e del rumore elettronico e lo sviluppo di strumentazione per la caratterizzazione di dispositivi e circuiti elettronici. Attualmente, l'attività di Luigi Gaioni mirata allo studio di tecnologie CMOS planari e ad integrazione verticale per la realizzazione di elettronica di front-end per rivelatori a stato solido e allo sviluppo di MAPS in deep n-well con tecnologie CMOS fortemente scalate.